

# SrTiO<sub>3</sub>陶瓷晶界层电容器材料的晶界研究

## I. 晶界结构

宋祥云 徐保民 温树林 王 鸿\* 殷之文

(中国科学院上海硅酸盐研究所)

\*(上海科学技术大学材料科学系)

**摘 要** 利用高分辨电镜研究了低温一次烧结 SrTiO<sub>3</sub>陶瓷晶界层电容器材料的晶界结构,发现在两晶粒间存在着4种典型的晶界类型。通过构筑晶界形成的结构模型,揭示了两晶粒间晶界形成的特征,认为两晶粒间晶界相的形成既与两晶粒间的液相成份和杂质组成有关,亦与两晶粒的相对取向有关。此外,还与两次烧结 SrTiO<sub>3</sub>陶瓷晶界层电容器材料的晶界结构作了比较。

**关键词** 钛酸锶陶瓷, 晶界层电容器, 晶界结构, 晶格像

### 1 引 言

以 SrTiO<sub>3</sub>为基的晶界层电容器材料由于其介电常数高、温度稳定性好、色散频率高、综合性能优越,是近年来颇受重视的一种新型介质材料<sup>[1]</sup>。一般 SrTiO<sub>3</sub>陶瓷晶界层电容器材料采用两次烧结的工艺制备(先烧结半导化陶瓷基片,然后扩散受主氧化物形成绝缘晶界层),而且半导化的烧结温度过高(1400℃以上),不利于晶界层电容器的工业化生产和独石化。我们曾通过添加由 Li<sub>2</sub>O 和 SiO<sub>2</sub>组成的助烧结剂,实现了 SrTiO<sub>3</sub>陶瓷晶界层电容器材料的低温一次烧结<sup>[2]</sup>。

众所周知,晶界层电容器陶瓷的晶界效应主要来自两晶粒间晶界。因此,研究两晶粒间晶界的结构特征,对于研制高性能的晶界层电容器陶瓷,进一步了解晶界电容的形成机制都是必要的。然而,迄今对 SrTiO<sub>3</sub>陶瓷晶界层电容器材料的显微结构研究,即使是两次烧结工艺制备的,也主要侧重于三晶粒或多晶粒形成的晶界<sup>[3,4]</sup>,而很少见到两晶粒间晶界的结构特征、形成原因等系统的报道。本工作利用高分辨电镜研究了低温一次烧结 SrTiO<sub>3</sub>陶瓷晶界层电容器材料的两晶粒间晶界,从结构上揭示了晶界形成的原因,并与两次烧结的 SrTiO<sub>3</sub>陶瓷晶界层电容器材料进行了比较。

1992年7月5日收到。

通讯联系人: 徐保民, 中国科学院上海硅酸盐研究所, 上海 200050。

## 2 实验和结果

以化学纯  $\text{SrCO}_3$ , 工业纯  $\text{TiO}_2$  为原料, 加入少量的施主杂质  $\text{Nb}_2\text{O}_5$ , 在  $1000\sim 1200^\circ\text{C}$  合成, 合成反应后加入主要由  $\text{Li}_2\text{O}$  和  $\text{SiO}_2$  组成的烧结助剂, 经磨细、成型, 在  $1150^\circ\text{C}$  下保温 3h,  $\text{N}_2+\text{H}_2$  的气氛中一次烧结。所试验的掺杂范围内, 样品的有效介电常数  $\epsilon_{\text{eff}} = (2\sim 5) \times 10^4$ , 介电损耗  $\text{tg}\delta = 0.03\sim 0.07$  (测试频率  $f = 1\text{kHz}$ , 测试温度  $T = 25^\circ\text{C}$ ), 绝缘电阻率在  $10^9\Omega\cdot\text{cm}$  量级 (在直流电场  $E = 10\text{V/mm}$  下), 因此可知是良好的晶界层电容器材料。将样品切割并磨成直径为  $2.3\text{mm}$ 、厚  $20\mu\text{m}$  的圆片, 在离子减薄仪中用氩离子束以  $10^\circ\sim 15^\circ$  的角度对圆片中心轰击、减薄, 直至穿孔。最后在镀膜仪内喷上一层厚约  $200\text{\AA}$  的无定形碳膜, 观察用电镜是 JEOL-200CX 高分辨电镜, 仪器的晶格分辨率为  $1.4\text{\AA}$ 。

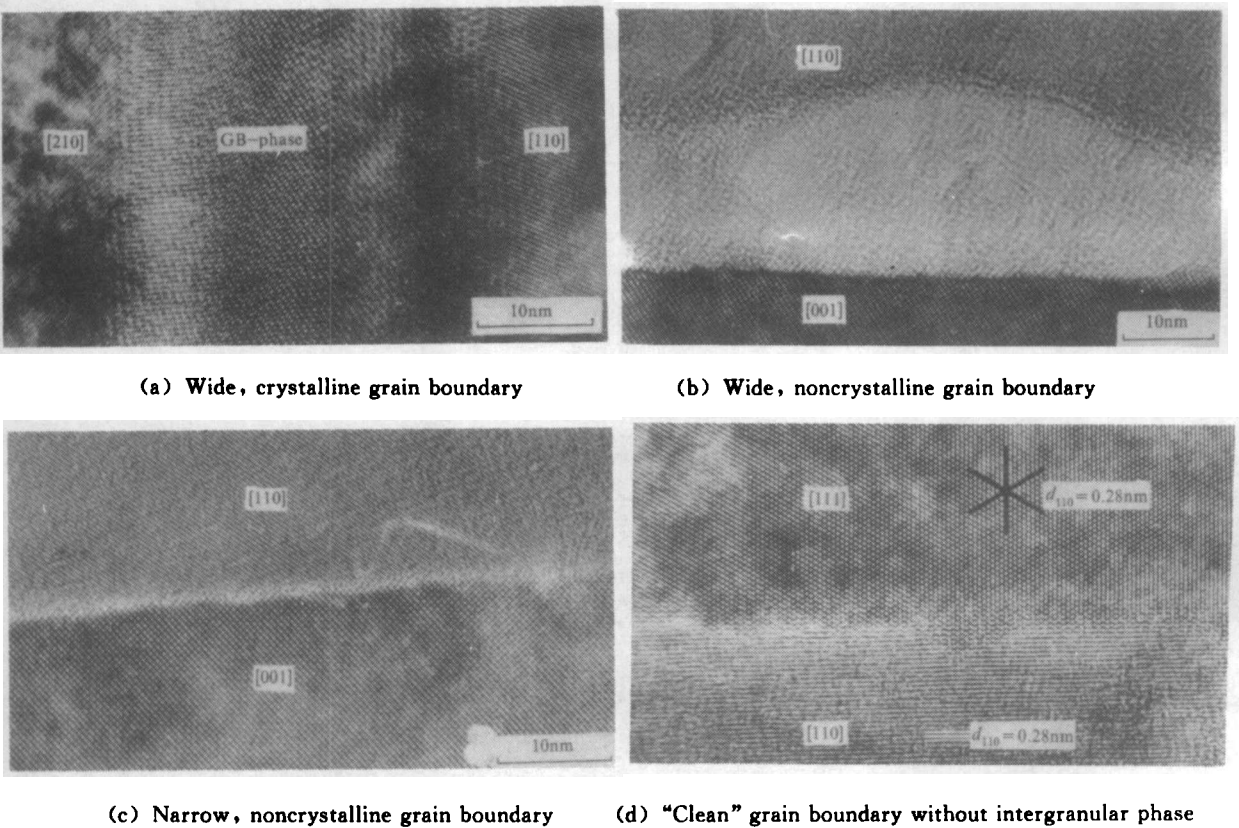
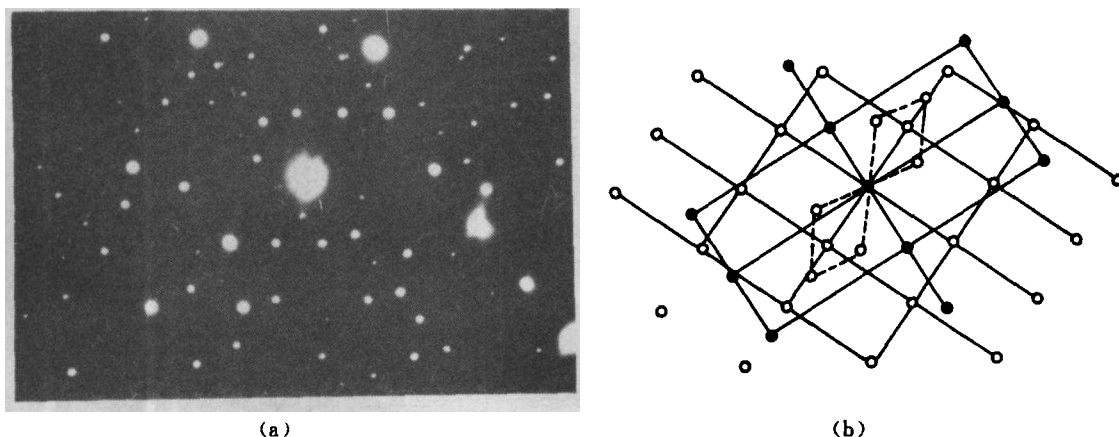


图1 样品的高分辨晶格像

Fig. 1 HREM images of samples

大量的电镜观察发现, 在低温一次烧结  $\text{SrTiO}_3$  陶瓷晶界层电容器材料的两晶粒间存在着 4 种典型的晶界形态: 宽 (约  $100\sim 1000$  埃) 的结晶相晶界和宽的非晶相晶界; 窄 (约几个至十几个埃) 的非晶相晶界; 以及无明显晶界相的“洁净”晶界, 这 4 种晶界的高分辨晶格像示于图 1 中。观察图 1a 的晶格条纹可以看出, 晶界处结晶相的点阵结构与两边晶粒的  $\text{SrTiO}_3$  点阵不同, 因此可以确认该结晶相是非  $\text{SrTiO}_3$  结构。图 2a 是相应于图 1a 的选区电子衍射花样, 显然,

这是反映晶界相和两边晶粒点阵的电子衍射谱。图2b 示意出图2a 的指标化结果，表明该晶界两边的晶粒分别是 $[210]$ 和 $[110]$ 取向的 $\text{SrTiO}_3$ 单结晶，晶界结晶相为 $\text{Li}_6\text{Si}_2\text{O}_7$ ，其 $a = 7.715 \text{ \AA}$ ， $c = 4.88 \text{ \AA}$ ，衍射方向为 $[\bar{1}11]$ 。说明 $\text{Li}_2\text{O}$  是以锂硅酸盐的形式偏析于晶界上的，这与以前的分析结果是相同的<sup>[5]</sup>，在实验中清楚地观察到了近40个两晶粒间晶界及其两边晶粒的结构像。结果表明这4种晶界具有大致相当的数目，它们之间没有数量级的差异。



(a) Diffraction pattern of crystalline grain boundary

(b) Diffraction pattern analysis; the solid line corresponds to the diffraction patterns of the two grains, and the dotted line corresponds to the diffraction pattern of the intergranular phase which was proved to be  $\text{Li}_6\text{Si}_2\text{O}_7$

图2 结晶相晶界的衍射花样及其分析

Fig. 2 Diffraction pattern and its analysis of crystalline grain boundary

### 3 讨 论

#### 3.1 低温一次烧结晶界层电容器陶瓷的晶界形成特征

为揭示两晶粒间晶界相的形成机制，根据图1c 和1d 所示的高分辨晶格像以及 $\text{SrTiO}_3$ 的钙钛矿型立方结构的投影特点，分别提出了图3和图4所示的两个晶界形成的原子结构模型。

图3是对应于图1c 的晶界结构模型。图中用GB 及箭头和小黑点示意无定形玻璃相晶界，在晶界上方是 $\text{SrTiO}_3$ 沿 $[110]$ 方向投影的Ti—O 八面体及 $\text{Sr}^{2+}$ 的配置情况；而晶界下方则是 $\text{SrTiO}_3$ 结构沿 $[001]$ 投影的两维晶格及八面体配置情况。从构筑的晶界结构模型可以看出，晶界两边的 $\text{SrTiO}_3$ 晶格由于结晶学取向和相对位向存在很大差异，它们的晶格及原子完全不存在共格关系。根据热力学原理，晶界两边晶格位相差异越大，则越不易发生晶格匹配，进而使晶界的自由能越高，并使晶界结构也越不稳定。然而，晶界处晶界相的存在，则有利于缓和两边晶格的结晶学差异，并降低它们的自由能。

图4是对应于图1d 的晶界结构模型，图中用GB 和箭头示意出它们的晶界。在晶界上方是 $[111]$  投影的 $\text{SrTiO}_3$ 晶格排列特点：Ti—O 八面体呈正六角形特征，并与相邻6个八面体以共角的方式配置；晶界下方为 $\text{SrTiO}_3$ 沿 $[110]$ 方向投影的晶格及Ti—O 八面体特征。可以看出，在晶界下方的晶粒中，每隔3个Ti—O 八面体便可以与晶界上方晶粒的Ti—O 八面体共格联

接一次,即每隔约 $3.905 \text{ \AA} \times 3 \approx 11.7 \text{ \AA}$ ,两晶粒的八面体在晶界处可以共格匹配一次。而对晶界上方的 $[111]$ 方向晶粒,则是每隔4个Ti—O八面体便与下方晶粒的八面体共格联接,因而表明图1d的无明显晶界相晶界为部分共格晶界。显然,晶界两边晶粒的部分共格可以降低它们的界面自由能,从而使形成晶界相的几率大大减少。由此可以推知低温一次烧结SrTiO<sub>3</sub>陶瓷晶界层电容器材料两晶粒间晶界相的形成特征。

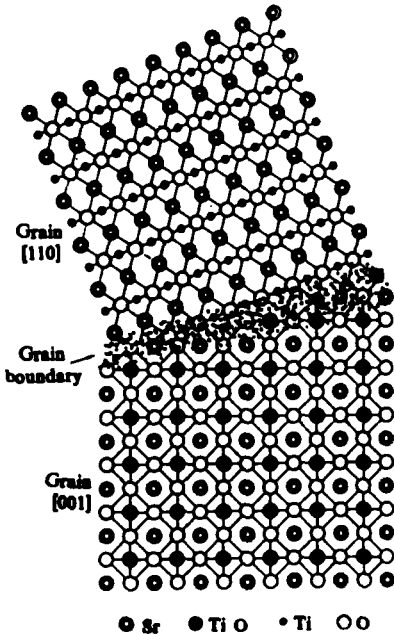


图3 对应于图1c的晶界原子结构模型  
Fig. 3 Grain boundary atomic structural model corresponding to fig. 1 c

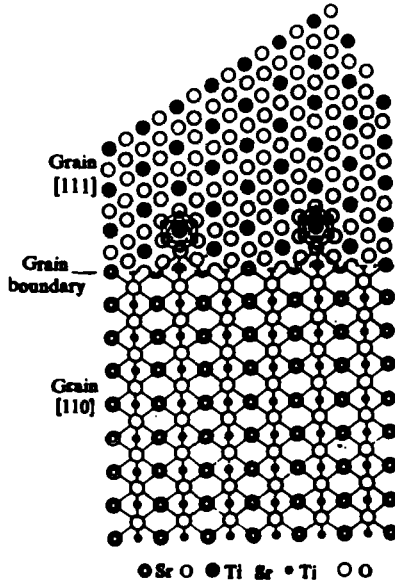


图4 对应于图1d的晶界原子结构模型  
Fig. 4 Grain boundary atomic structural model corresponding to fig. 1 d

低温一次烧结是以活性液相烧结为主进行的<sup>[5]</sup>,在烧结后期,随着晶粒生长,液相逐渐向三角晶界处回吸。由于晶粒的共格匹配有利于降低界面能量,使结构稳定,因此对于那些能够产生晶格部分匹配的晶粒,其间的晶界液相有可能从两晶粒间完全回吸到三角晶界处,使两晶粒生长至八面体共用顶角形成稳定结构的程度,造成晶界相完全消失,形成“洁净”晶界。对于那些不能形成共用八面体顶角或晶格不匹配的晶粒,其间的晶界液相不能完全回吸到三角晶界处,必须留一缓冲过渡层以降低界面能量,此缓冲过渡层就构成了所谓的两晶粒间晶界相。由于活性液相中缺陷和杂质的不均匀分布,以及原料中起始晶粒度和组份分布的不均匀性,使得一些部位在烧结后期晶粒仍能有很大程度的生长,这就形成了窄的两晶粒间晶界相;而在另一些部位,晶粒很快停止生长,这就形成了有一定宽度的两晶粒间晶界相。因此,两晶粒间晶界相是不连续分布的。由于形成结晶相时离子需要重新排列,具有结晶态的两晶粒间晶界相只能在宽的晶界层中形成,而宽的晶界相并非都能形成结晶,则是因为其中Li<sub>2</sub>O的偏析量不同,以及所处应力状态不同等原因造成的。

### 3.2 与两次烧结的晶界层电容器陶瓷的差异

对两次烧结的  $\text{SrTiO}_3$  陶瓷晶界层电容器显微结构的研究认为<sup>[3,4]</sup>：经过两次扩散工艺后，形成了连续的非晶态的两晶粒间晶界相，该相层的厚度一般在  $0.1\mu\text{m}$  左右，而且与两边晶粒的相对取向几乎无关。可见两次烧结与低温一次烧结的  $\text{SrTiO}_3$  陶瓷晶界层电容器在两晶粒间晶界结构上有很大的差异，这主要是由于制备工艺不同造成的。

两次烧结的晶界层电容器陶瓷，两晶粒间晶界相是在远低于烧结温度下形成的，形成过程与烧结过程及晶粒生长没有关系，形成动力是熔融杂质离子沿晶界这种结构松散区域的热扩散，于是两晶粒间晶界相能够形成连续相，而且与晶粒的取向几乎无关。但是低温一次烧结的晶界层电容器材料，两晶粒间晶界相的形成是和材料的烧结同时进行的，与烧结过程及晶粒生长密切相关，形成的动力是来自受主性杂质离子在晶界上的优先偏析<sup>[5]</sup>和晶粒生长引起的液相向三角晶界处的回吸，这一过程和晶粒间相界两边的晶粒取向有很大关系，而且除宽的两晶粒间晶界外，还能形成很窄的两晶粒间晶界以及没有明显晶界相的“洁净”晶界。

通常晶界层电容器材料的有效介电常数可以简单表示为<sup>[6]</sup>： $\epsilon_{\text{eff}} = \frac{d_a}{d_b} \epsilon_b$ 。式中  $d_a$  为晶粒尺寸； $d_b$ 、 $\epsilon_b$  分别为晶界绝缘层的厚度和介电常数。因此，在相同的晶粒尺寸下，晶界绝缘层减薄会提高有效介电常数，但晶界绝缘层变薄也会降低绝缘电阻，增加漏电流和介电损耗。所以，宽晶界有助于提高绝缘电阻和降低损耗，但会降低有效介电常数；而窄晶界则能够提高介电常数，但同时会增加介电损耗。

## 4 结 论

(1) 低温一次烧结的  $\text{SrTiO}_3$  陶瓷晶界层电容器材料存在着4种不同的两晶粒间晶界。

(2) 两晶粒间晶界的形成既与两晶粒间的液相成份和杂质组成有关，亦与两晶粒的相对取向有关。

(3) 两次烧结与低温一次烧结的  $\text{SrTiO}_3$  陶瓷晶界层电容器在两晶粒间晶界结构上有很大的差异，这是制备工艺不同造成的。

## 参 考 文 献

- 1 Goodman G. Capacitors based on ceramic grain boundary barrier layers—a review. In: Levinson L M ed. Grain Boundary Phenomena in Electronic Ceramics, The American Ceramic Society, 1981; 215
- 2 徐保民, 王鸿, 殷之文. 低温烧结  $\text{SrTiO}_3$  陶瓷晶界层电容器材料的研究. 硅酸盐学报, 1991; 19: 354
- 3 Franken P E C, et al. Microstructure of  $\text{SrTiO}_3$  boundary-layer capacitor material. J Am Ceram Soc, 1981; 64: 687
- 4 Fujimoto M, Kingery W D. Microstructures of  $\text{SrTiO}_3$  internal boundary layer capacitor during and after processing and resultant electrical properties. J Am Ceram Soc, 1985; 68: 169
- 5 徐保民, 王鸿, 殷之文. 低温烧结  $\text{SrTiO}_3$  陶瓷晶界层电容器材料的掺杂分析. 硅酸盐学报, 1992; 20: 16
- 6 Wernicke R A. A two-layer model explaining the properties of  $\text{SrTiO}_3$  boundary layer capacitors. In: Levinson L M ed. Grain Boundary Phenomena in Electronic Ceramics, The American Ceramic Society, 1981; 272

# STUDY ON GRAIN BOUNDARY OF SrTiO<sub>3</sub> GBBL CAPACITORS

## I. GRAIN BOUNDARY STRUCTURE

*Song Xiangyun Xu Baomin Wen Shulin \* Wang Hong Yin Zhiwen*

(Shanghai Institute of Ceramics, Chinese Academy of Sciences)

\* (Department of Material Science, Shanghai University of Science and Technology)

**ABSTRACT** The grain boundary structure of SrTiO<sub>3</sub> GBBL (grain boundary barrier layer) capacitors sintered at low temperature in one-step was studied by means of HREM (high resolution electron microscopy). Four types of grain boundary were found and the atomic structural model of grain boundary was formulated, showing the formation characteristics of grain boundary. It is proposed that the formation of intergranular phase is not only related to the composition and distribution of the reactive liquid phase and dopants between the two grains, but also related to the relative orientation of the two grains. Besides, the grain boundary structure of the SrTiO<sub>3</sub> GBBL capacitors was compared with that of the ordinary SrTiO<sub>3</sub> GBBL capacitors, sintered in two-step.

**KEY WORDS** strontium titanate ceramics, grain boundary barrier layer capacitors, grain boundary structure, lattice image

---

Received, July 9, 1992.

Correspondent: Xu Baomin, Shanghai Institute of Ceramics, Chinese Academy Sciences, Shanghai 200050.